

LÓGICA PROGRAMÁVEL E LINGUAGENS DE HARDWARE		Carga Horária(h)			
		TIPO	TEÓRICA	PRÁTICA	TOTAL
		Semanal	4	0	4
		Semestral	68	0	68
Caráter: Optativa	Código:	Período: Módulo VIII e IX		Oferta: IGE	
Ementa: Evolução dos Dispositivos Lógicos Programáveis (PLD). Dispositivos Lógicos Programáveis Complexos (CPLD). Arranjo de Portas Programável em Campo (FPGA). Linguagem descritora de Hardware (HDL): VHDL, Verilog. Ferramentas de projeto baseadas em computador (EDA). Síntese de circuitos baseada nos Dispositivos Lógicos Programáveis. Sistemas Complexos Integrados (SoC), conceitos e fundamentos.					
Objetivos: Propiciar ao aluno conhecimento sólido sobre os dispositivos de lógica programável e sobre a linguagem VHDL para síntese de hardware, sendo esta última indispensável para o projeto, simulação, programação e utilização dos referidos dispositivos.					
Bibliografia Básica: <ul style="list-style-type: none"> ● TOCCI, R. J.; WIDMER, N. S. Sistemas digitais. 10. ed. Rio de Janeiro: Prentice Hall, 2007. ● ZWOLINSKI, MARK. Digital System Design with VHDL. 2th. New York: Prentice Hall, 2004. ● BROWN, STEPHEN; VRANESIC, ZVONKO. Fundamentals of digital logic with VHDL Desing. 2 ed. McGraw-Hill Science, 2004. 					
Bibliografia Complementar: <ul style="list-style-type: none"> ● CHU, PONG P. RTL Hardware Design Using VHDL: coding for efficiency. Haboken: Wiley-IEEE Press, 2006. ● KILTS, STEVE. Advanced FPGA design: architecture, implementation, and optimization, Wiley-IEEE Press, 2007. ● OMONDI, AMOS R.; RAJAPAKSE, JAGATH C. FPGA Implementations of Neural Networks. Boston: Springer, 2006. ● PEDRONI, V. A. Circuit Design with VHDL. Cambridge: MIT Press, 2004. ● ASHENDEN, P. The Designer's Guide to VHDL. 3rd edition. New York: Morgan Kaufmann, 2002. 					